
所 属 : 情報科学研究科 情報工学専攻 論理回路システム研究室

職・氏名 : 助 教 稲木 雅人

U R L : <http://www.lcs.info.hiroshima-cu.ac.jp/~inagi/>

研究キーワード : L S I 自動設計、再構成可能デバイス、レイアウト設計

■研究テーマ

① テーマ：再構成可能デバイスのためのレイアウト設計アルゴリズム

概要：FPGAなどの再構成可能デバイスに回路を割り当てるための自動レイアウト設計アルゴリズムを研究しています。新型デバイスのためのアルゴリズムを開発中です。

② テーマ：マルチコアプロセッサ・GPGPUに適した並列アルゴリズム

概要：近年主流となっているマルチコアプロセッサや高い計算能力が注目されているGPGPUの能力を有効に利用できる最適化アルゴリズムの並列実装手法を研究しています。

③ テーマ：近似・正規表現文字列検索の応用手法

概要：文字列検索技術を応用した、ネットワークに流れるウィルスを検知するためのハードウェアや、LSIの設計データから故障に繋がる個所を見つける手法について研究しています。

④ テーマ：多重化I/Oを考慮したマルチFPGAシステムへの回路割当手法

概要：FPGAを複数搭載したシステムに、回路が高速に動作するように適切に回路を割り当てる手法について研究しています。

■研究テーマの応用例

テーマ① 再構成可能デバイスのための回路設計ツール、アーキテクチャ探索など

テーマ② 最適化アルゴリズム、特にLSI自動設計アルゴリズムなどの高速化

テーマ③ ネットワーク侵入検知、LSIリソグラフィホットスポット検知など

テーマ④ 回路設計検証のためのマルチFPGAシステムの動作高速化、検証期間短縮など

■主な著書、発表論文

・M. Inagi, Y. Nakamura, Y. Takashima, S. Wakabayashi, "Inter-FPGA Routing for Partially Time-Multiplexing Inter-FPGA Signals on Multi-FPGA Systems with Various Topologies," IEICE Trans. on Fundamentals, Vol. E98-A, No. 12, pp. 2572-2583, Dec. 2015.

・H. Nishiyama, M. Inagi, S. Wakabayashi, S. Nagayama, K. Inoue, M. Kaneko, "An ILP-based Optimal Mapping Method for PLDs," In Proc. the 28th International Parallel and Distributed Processing Symposium Workshops (IPDPSW2014/RAW2014), pp. 251-256, May 2014.

・若葉陽一, 若林真一, 稲木雅人, 永山忍, "シストリックアルゴリズムとNFAに基づくパターン非依存正規表現マッチングハードウェア," 電子情報通信学会論文誌D, Vol. J96-D, No. 10, pp. 2139-2149, Oct. 2013.

・Y. Shintani, M. Inagi, S. Nagayama, S. Wakabayashi, "A multithreaded Parallel Global Routing Method with Overlapped Routing Regions," In Proc. the 2013 Euromicro Conference on Digital System Design (DSD2013), pp. 591-597, Sept. 2013.

■想定される連携先

・情報関連企業 ・公的研究機関